



⑮ **BUNDESREPUBLIK  
DEUTSCHLAND**



**DEUTSCHES  
PATENT- UND  
MARKENAMT**

⑫ **Offenlegungsschrift**  
⑩ **DE 199 01 210 A 1**

⑦ Int. Cl.<sup>7</sup>:  
**H 01 L 29/78**

⑲ Aktenzeichen: 199 01 210.5  
⑳ Anmeldetag: 14. 1. 1999  
㉔ Offenlegungstag: 27. 7. 2000

**DE 199 01 210 A 1**

⑦① Anmelder:  
Siemens AG, 80333 München, DE

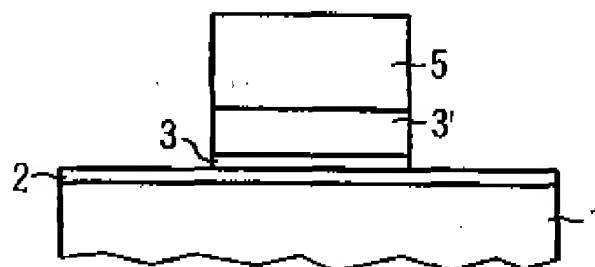
⑦② Erfinder:  
Schrems, Martin, Dr., 01465 Langebrück, DE;  
Drescher, Dirk, Dr., 01485 Langebrück, DE; Wurzer,  
Helmut, Dr., 01109 Dresden, DE; Tews, Helmut, Dr.,  
Poughkeepsie, N.Y., US

**Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen**

Prüfungsantrag gem. § 44 PatG ist gestellt

⑤④ Halbleiterbauelement und Verfahren zu dessen Herstellung

⑤⑦ Erfindungsgemäß wird ein Halbleiterbauelement mit zumindest einer Schicht aus Wolframoxid ( $WO_x$ ), gegebenenfalls einer strukturierten Schicht aus Wolframoxid ( $WO_x$ ), bereitgestellt. Das erfindungsgemäße Halbleiterbauelement ist dadurch gekennzeichnet, daß die relative Dielektrizitätskonstante ( $\epsilon_r$ ) der Wolframoxidschicht ( $WO_x$ ) größer als 50 ist.



**DE 199 01 210 A 1**

## DE 199 01 210 A 1

1

## Beschreibung

Die Erfindung betrifft ein Halbleiterbauelement und Verfahren zur dessen Herstellung. Die Erfindung betrifft insbesondere ein Halbleiterbauelement mit einem Gatedielektrikum eines Feldeffekttransistors und/oder mit einem sogenannten "storage node dielektrikum" in einer Speicherzelle.

Zur Erhaltung bzw. Steigerung der internationalen Wettbewerbsfähigkeit ist es notwendig, die Kosten, die zur Realisierung einer bestimmten elektronischen Funktion aufzuwenden sind, ständig zu senken und somit die Produktivität kontinuierlich zu steigern. Der Garant für die Produktivitätssteigerung in den letzten Jahren waren und sind dabei die CMOS-Technologie bzw. die DRAM-Technologie. Dabei erreichten diese beiden Technologien die Produktivitätssteigerung durch fortschreitende Strukturverkleinerung.

Die fortschreitende Strukturverkleinerung der MOS-Transistoren bringt es jedoch mit sich, daß zur wirksamen Ansteuerung der Transistoren immer dünnere dielektrische Schichten als Gatedielektrika verwendet werden müssen. Wird, wie heute allgemein üblich, Siliziumdioxid als Gatedielektrikum verwendet, so müßte die Schichtdicke des Gatedielektrikums in einer 0,1 µm Technologie weniger als 1,5 nm betragen. Es ist jedoch sehr schwer, derartig dünne Siliziumdioxidschichten mit ausreichender Genauigkeit, reproduzierbar herzustellen. Abweichungen von nur 0,1 nm bedeuten Schwankungen in der Schichtdicke in der Größenordnung von 10%. Darüber hinaus kommt es bei derartig dünnen Siliziumdioxidschichten zu hohen Leckströmen durch die Siliziumdioxidschicht, da durch den Effekt des quantenmechanischen Tunnels die Ladungsträger die durch die Siliziumdioxidschicht erzeugte Potentialbarriere überwinden können.

Bei der Entwicklung von hochintegrierten Speicherbausteinen, muß die Zellkapazität einer einzelnen Speicherzelle trotz der fortschreitenden Miniaturisierung beibehalten oder sogar noch verbessert werden. Zur Erreichung dieses Ziels werden ebenfalls immer dünnere dielektrische Schichten, üblicherweise Siliziumoxid- bzw. Oxid-Nitrid-Oxidschichten (ONO), sowie gefaltete Kondensatorelektroden (Trench-Zelle, Stack-Zelle) verwendet. Jedoch kommt es auch bei der Reduzierung der Dicke des Speicherdielektrikums zu einer deutlichen Erhöhung der Leckströme (Tunnelströme) durch das Dielektrikum.

Es wurde daher vorgeschlagen, die üblichen Siliziumdioxidschichten bzw. Oxid-Nitrid-Oxid-Schichten durch Materialien mit einer höheren relativen Dielektrizitätskonstanten ( $\epsilon_r$ ) zu ersetzen. Mit einem derartigen Material können vergleichsweise dicke Schichten von mehr als 5 nm als Gatedielektrikum bzw. Speicherdielektrikum verwendet werden, die jedoch elektrisch einer Siliziumdioxidschicht von deutlich kleiner als 5 nm entsprechen. Die Dicke einer derartigen Schicht ist leichter zu kontrollieren und der Tunnelstrom durch die Schicht ist deutlich vermindert.

Als Materialien für das Gatedielektrikum wurden beispielsweise, Titanoxid oder Tantalpentoxid bzw. Schichtstapel aus Oxid/Titanoxid oder Oxid/Tantalpentoxid vorgeschlagen. Als Materialien für das Speicherdielektrikum kommen beispielsweise Bariumstrontiumtitanat (BST,  $(\text{Ba,Sr})\text{TiO}_3$ ), Bleizirkonattitanat (PZT,  $\text{Pb}(\text{Zr,Ti})\text{O}_3$ ) bzw. Lanthan-dotiertes Bleizirkonattitanat oder Strontiumwismuttantalat (SBT,  $\text{SrBi}_2\text{Ta}_2\text{O}_9$ ) zum Einsatz.

Leider weisen diese Materialien für ihre neue Verwendungen jedoch eine Reihe von Nachteilen auf. So werden zur Herstellung eines Gatedielektrikums aus Titanoxid oder Tantalpentoxid üblicherweise CVD-Prozesse eingesetzt. Die so hergestellten Schichten weisen jedoch Verunreinigungen auf, die auf die bei den CVD-Verfahren verwendeten

2

Prozeßgase zurückzuführen sind. Diese Verunreinigungen führen zu Ladungen und sogenannten "Traps" in den Schichten, die wiederum die Funktion des Transistors negativ beeinflussen. Außerdem ergeben diese Schichten bzw. Schichtstapel in der Regel keine ausreichende Erhöhung der Dielektrizitätskonstanten ( $\epsilon_r$ ).

Bei den neuen Materialien, die als Speicherdielektrikum eingesetzt werden, hat sich herausgestellt, daß sie zu den chemisch nur schwer oder nicht ätzbaren Materialien gehören, bei denen der Ätzabtrag, auch bei der Verwendung "reaktiver" Gase, überwiegend oder fast ausschließlich auf dem physikalischen Anteil der Ätzung beruht. Wegen der geringen oder fehlenden chemischen Komponente der Ätzung liegt der Ätzabtrag der zu strukturierenden Schicht in der selben Größenordnung wie der Ätzabtrag der Maske bzw. der Unterlage (Ätzstoppschicht), d. h. die Ätzselektivität zur Ätzmaske bzw. Unterlage ist im allgemeinen klein (zwischen etwa 0,3 und 3,0). Dies hat zur Folge, daß durch die Erosion von Masken mit geneigten Flanken und die unvermeidliche Facettenbildung (Abschrägung, Taperung) auf den Masken nur eine geringe Maßhaltigkeit der Strukturierung gewährleistet werden kann. Diese Facettierung beschränkt somit die bei der Strukturierung kleinsten erzielbaren Strukturgrößen sowie die erzielbare Steilheit der Prof flanken bei den zu strukturierenden Schichten.

Weiterhin sind zur Herstellung von BST-, PZT- oder SBT-Schichten komplizierte und teure Abscheideverfahren, sowie schwierig zu prozessierende Barrierschichten wie Platin oder Rhutenium nötig. Bedingt durch eine mangelnde thermische Stabilität können BST-Schichten darüber hinaus nicht für sogenannte "Deep Trench"-Kondensatoren verwendet werden.

Es ist daher eine der Aufgaben der vorliegenden Erfindung, ein Halbleiterbauelement sowie ein Verfahren zu dessen Herstellung anzugeben, das die genannten Probleme vermeidet oder deutlich vermindert. Diese Aufgabe wird von dem Halbleiterbauelement gemäß Patentanspruch 1 sowie den Verfahren gemäß Patentanspruch 8, 9 sowie 15 gelöst.

Weitere vorteilhafte Ausführungsformen, Ausgestaltungen und Aspekte der vorliegenden Erfindung ergeben sich aus den Unteransprüchen der Beschreibung und den beiliegenden Zeichnungen.

Erfindungsgemäß wird ein Halbleiterbauelement mit zumindest einer Schicht aus Wolframoxid ( $\text{WO}_x$ ), gegebenenfalls einer strukturierten Schicht aus Wolframoxid ( $\text{WO}_x$ ), bereitgestellt. Das erfindungsgemäße Halbleiterbauelement ist dadurch gekennzeichnet, daß die relative Dielektrizitätskonstante ( $\epsilon_r$ ) der Wolframoxidschicht ( $\text{WO}_x$ ) größer als 50 ist.

Das erfindungsgemäße Halbleiterbauelement besitzt den Vorteil, daß sich mit Wolframoxidschichten ( $\text{WO}_x$ , beispielsweise  $x = 2-3$ ) auf relativ einfache Weise sehr große relative Dielektrizitätskonstanten ( $\epsilon_r$ ) erzeugen lassen. Das erfindungsgemäße Halbleiterbauelement besitzt darüber hinaus den Vorteil, daß die bisher in der Halbleitertechnik eingesetzten Anlagen ebenfalls für die Erzeugung von Wolframoxidschichten ( $\text{WO}_x$ ) eingesetzt werden können. Speziell angepaßte und damit teure Anlagen müssen nicht verwendet werden. Das zur Erzeugung der Wolframoxidschichten ( $\text{WO}_x$ ) eingesetzte Wolfram diffundiert nur sehr schlecht in Silizium, so daß sich bei dem erfindungsgemäßen Halbleiterbauelement nur ein geringes Kontaminationsrisiko ergibt. Die Anwendung von Wolframoxidschichten ( $\text{WO}_x$ ) ist jedoch nicht nur auf die Siliziumtechnologie beschränkt, sondern diese Schichten können auch im Zusammenhang mit anderen Halbleitern beispielsweise GaAs verwendet werden.

## DE 199 01 210 A 1

3

4

Bevorzugt ist die Wolframoxidschicht ( $\text{WO}_3$ ) als Speicher-, Gate-, Tunnel- oder STI-Liner-Dielektrikum eingesetzt. Weiterhin ist bevorzugt, wenn die relative Dielektrizitätskonstante ( $\epsilon_r$ ) der Wolframoxidschicht größer als 100, insbesondere größer als 150 ist.

Gemäß einer weiteren Ausführungsform der vorliegenden Erfindung weist das Halbleiterbauelement zumindest einen Schichtstapel aus einer wolframhaltige Schicht und einer Wolframoxidschicht ( $\text{WO}_3$ ), gegebenenfalls einen strukturierten Schichtstapel aus einer wolframhaltige Schicht und einer Wolframoxidschicht ( $\text{WO}_3$ ), auf.

Weiterhin ist es bevorzugt, wenn das Halbleiterbauelement zumindest einen Schichtstapel aus einer Wolframoxidschicht ( $\text{WO}_3$ ) und zumindest einer Barrierschicht, gegebenenfalls einen strukturierten Schichtstapel aus einer Wolframoxidschicht ( $\text{WO}_3$ ) und zumindest einer Barrierschicht, aufweist.

Bevorzugt ist die wolframreiche Schicht aus Wolfram, Wolframsilizid, oder Wolframnitril gebildet.

Weiterhin ist es bevorzugt, wenn die Barrierschicht aus Siliziumoxid, Siliziumnitrid, Oxynitrid, Wolframnitril oder Titanitrid gebildet ist.

Weiterhin wird erfindungsgemäß ein Verfahren zur Herstellung eines Halbleiterbauelements, das eine Wolframoxidschicht aufweist, bereitgestellt. Das erfindungsgemäße Verfahren ist durch folgende Schritte gekennzeichnet:

- a) eine wolframhaltige Schicht wird bereitgestellt, und
- b) die wolframhaltige Schicht wird in einer sauerstoffhaltigen Atmosphäre thermisch oxidiert, und
- c) die Schicht aus Wolframoxid wird einer Wärmebehandlung bei einer Temperatur zwischen 550 bis 1100°C, bevorzugt 700 bis 1100°C, unterzogen, so daß eine Schicht aus Wolframoxid ( $\text{WO}_3$ ) mit einer relativen Dielektrizitätskonstante ( $\epsilon_r$ ) größer als 50 erzeugt wird.

Darüber hinaus wird erfindungsgemäß ein weiteres Verfahren zur Herstellung eines Halbleiterbauelements, das eine Wolframoxidschicht aufweist, bereitgestellt. Das erfindungsgemäße Verfahren ist durch folgende Schritte gekennzeichnet:

- a) eine wolframhaltige Schicht wird bereitgestellt, und
- b) die wolframhaltige Schicht wird in einer sauerstoffhaltigen Atmosphäre thermisch oxidiert, so daß eine Schicht aus Wolframoxid ( $\text{WO}_3$ ) mit einer relativen Dielektrizitätskonstante ( $\epsilon_r$ ) größer als 50 erzeugt wird.

Bevorzugt wird als wolframhaltige Schicht eine Schicht aus Wolfram, Wolframsilizid oder Wolframnitril verwendet.

Weiterhin ist es bevorzugt, wenn die wolframhaltige Schicht mit einem CVD-Verfahren oder einem PVD-Verfahren bereitgestellt wird.

Weiterhin ist es bevorzugt, wenn die wolframhaltige Schicht bei Temperatur von 500 bis 1200°C thermisch oxidiert wird.

Gemäß einer weiteren Ausführungsform der vorliegenden Erfindung wird nach der thermischen Oxidation die Schicht aus Wolframoxid ( $\text{WO}_3$ ) einer Wärmebehandlung bei einer Temperatur zwischen 550 bis 1100°C, bevorzugt 700 bis 1100°C, unterzogen. Bevorzugt wird die Wärmebehandlung in einer inerten Atmosphäre durchgeführt.

Darüber hinaus wird erfindungsgemäß ein weiteres Verfahren zur Herstellung eines Halbleiterbauelements, das eine Wolframoxidschicht aufweist, bereitgestellt. Das erfindungsgemäße Verfahren ist durch folgende Schritte gekennzeichnet:

zeichnet:

- a) eine Oberfläche des Halbleiterbauelements wird bereitgestellt;
- b) Wolframfluorid und Wasser werden im gasförmigen Zustand auf die Oberfläche geführt, so daß eine Schicht aus Wolframoxid ( $\text{WO}_3$ ) erzeugt wird.

Bevorzugt wird die Schicht aus Wolframoxid ( $\text{WO}_3$ ) einer Wärmebehandlung bei einer Temperatur zwischen 550 bis 1100°C, bevorzugt 700 bis 1100°C, unterzogen. Dabei ist es insbesondere bevorzugt, wenn die Wärmebehandlung in einer inerten Atmosphäre durchgeführt wird.

Zwar lassen sich Wolframoxidschichten deutlich leichter als beispielsweise ferroelektrische Schichten oder Platin-schichten strukturieren. Trotzdem gehören Wolframoxidschichten zu den Schichten, die sich, bei den üblichen Strukturierungsverfahren, im wesentlichen nur durch eine physikalischen Ätzkomponente ätzen lassen und die dementsprechend gegenüber anderen Schichten nur eine geringe Selektivität aufweisen. Daher ist es eine weitere Aufgabe der vorliegenden Erfindung ein Verfahren zur Herstellung einer strukturierten Wolframoxidschicht anzugeben. Diese Aufgabe wird durch das Verfahren gemäß Anspruch 18 gelöst.

Dabei wird erfindungsgemäß ein Verfahren zur Herstellung einer strukturierten Wolframoxidschicht bereitgestellt. Das erfindungsgemäße Verfahren ist durch folgende Schritte gekennzeichnet:

- a) eine Wolframoxidschicht wird bereitgestellt,
- b) auf die Wolframoxidschicht wird eine Maske aufgebracht, und
- c) die Wolframoxidschicht wird entsprechend der Maske in einer oxidierenden Atmosphäre bei einer Temperatur größer als 130°C trocken geätzt, wobei die oxidierende Atmosphäre zumindest eine Halogenverbindung, insbesondere  $\text{CF}_4$ , aufweist.

Das erfindungsgemäße Verfahren besitzt den Vorteil, daß die Wolframoxidschicht im wesentlichen chemisch, auch ohne physikalische Ätzkomponente trocken geätzt werden kann. Dementsprechend weist das erfindungsgemäße Verfahren eine hohe Selektivität gegenüber anderen Materialien wie beispielsweise Silizium oder Siliziumoxid auf.

Bevorzugt wird die Wolframoxidschicht gemäß einem Verfahren nach einem der Ansprüche 8 bis 16 erzeugt.

Weiterhin ist es bevorzugt, wenn die Maske eine Polysiliziummaske ist.

Darüber hinaus ist es bevorzugt, wenn die Ätztemperatur zwischen 200°C und 300°C, insbesondere etwa 250°C beträgt. Und insbesondere ist bevorzugt, wenn der Anteil der Halogenverbindung in der oxidierenden Atmosphäre zwischen 1 und 10% beträgt.

Die Erfindung wird nachfolgend anhand von Figuren der Zeichnung näher dargestellt. Es zeigen:

Fig. 1 bis 4 eine schematische Darstellung einer Ausführungsform der erfindungsgemäßen Verfahren, und

Fig. 5 bis 6 eine schematische Darstellung einer weiteren Ausführungsform der erfindungsgemäßen Verfahren.

Fig. 1 zeigt einen Ausschnitt eines Siliziumwafers mit einem Siliziumsubstrat 1. Der in Fig. 1 gezeigte Zustand eines Siliziumwafers entspricht beispielsweise dem Zustand, den ein Siliziumwafer in einem Standard-CMOS Prozeß annimmt, nachdem die Wannen der CMOS-Transistoren und die Isolation (nicht gezeigt) der einzelnen Transistoren bereits erzeugt worden sind.

Auf die Oberfläche des Siliziumsubstrats 1 wird nun eine etwa 1 bis 5 nm dicke Siliziumdioxidschicht 2 als Barriere-

## DE 199 01 210 A 1

5

schicht. Diese Oxidschicht 2 kann beispielsweise durch eine thermische Oxidation erzeugt werden. Wird die thermische Oxidation in einer Atmosphäre durchgeführt, die zusätzlich NO- bzw. N<sub>2</sub>O-Moleküle enthält, so läßt sich eine nitridierte Siliziumdioxidschicht 2 herstellen. Siliziumdioxidschichten weisen eine extrem niedrige Trapdichte auf, was positive Auswirkungen auf die Funktion des noch zu erzeugenden Transistors hat.

Wie bereits in der Einleitung erwähnt ist es schwierig, die Dicke einer solch dünnen Oxidschicht genau zu kontrollieren. Da diese Oxidschicht jedoch nur eine Vorstufe zur Erzeugung des eigentlichen Gatedielektrikums ist, können Schwankungen in der Schichtdicke der Oxidschicht 2 hingenommen werden, ohne daß dies negative Auswirkungen auf die Funktion des noch zu erzeugenden Transistors hat.

Auf die Oxidschicht 2 wird nachfolgend eine wolframhaltige Schicht 3 aufgebracht. Diese wolframhaltige Schicht 3 kann eine reine Wolframschicht, eine Wolframnitridd- oder eine Wolframsilizidschicht sein. Die wolframhaltige Schicht 3 wird beispielsweise durch einen Sputterprozeß (PVD-Verfahren) oder durch eine CVD-Verfahren erzeugt.

Soll ein CVD-Verfahren verwendet werden, kann auf eine Reihe von Verfahren zurück gegriffen werden:

CVD W (auf Silizium, nicht selektiv)

z. B.  $WF_6 + SiH_4 \rightarrow W + \text{Gase (Keimschicht)}$

z. B.  $WF_6 + H_2 \rightarrow W + \text{Gase (Bulkschicht)}$

CVD W (auf Silizium, selektiv zu Nitrid, Oxid):

z. B.  $2 WF_6 + 3 Si \rightarrow 2W + 3 (SiF_4)$

(ein derartiges Verfahren wird von R. V. Joshi et al., in J. Appl. Phys. 71(3) Februar 1. 1992, pp. 1428 beschrieben)

z. B.  $WF_6 + H_2 \rightarrow W + \text{Gase}$

CVD WSi<sub>x</sub>:

z. B.  $WF_6 + SiH_2Cl_2 \rightarrow WSi_x \text{ (z. B. } x = 2-3) + \text{Gase}$

(ebenfalls R. V. Joshi et al., J. Appl. Phys. 71(3) February 1, 1992, pp. 1428)

CVD WN (Wolframnitridd, z. B. W<sub>2</sub>N)

z. B.  $4 WF_6 + N_2 + 12H_2 \text{ (Plasma CVD)} \rightarrow 4 W_2N + 24 (HF)$

(z. B. bei einer Temperatur von 350–400°C)

Die Schichtdicke der so erzeugten wolframhaltigen Schicht 3 beträgt etwa 10 bis 20 nm. Die sich daraus ergebende Situation ist in Fig. 2 gezeigt.

Anschließend wird die wolframhaltige Schicht 3 durch eine thermische Oxidation in eine Wolframoxidschicht 3' umgewandelt. Die Umwandlung findet in einer Sauerstoffatmosphäre (beispielsweise O<sub>2</sub> oder H<sub>2</sub>O) bei einer Temperatur von 500 bis 1200°C statt. Bei der Verwendung einer reinen Wolframschicht oder der Verwendung einer Wolframsilizidschicht sollte die Temperatur etwa 600°C nicht übersteigen oder eine sogenannte "low thermal budget" RTO ("Rapid Thermal Oxidation") durchgeführt werden, um zu verhindern, daß Silizium in die wolframhaltige Schicht 3 eindiffundiert und eine Oxidation der wolframhaltigen Schicht 3 verhindert wird.

Die thermische Oxidation der wolframhaltigen Schicht 3

6

führt zu einer Wolframoxidschicht 3', die kaum Verunreinigungen und die eine relative Dielektrizitätskonstante ( $\epsilon_r$ ) größer als 50 aufweist. Die Schichten und die Prozeßparameter können dabei so gewählt werden, daß die wolframhaltigen Schicht 3 vollständig in die Wolframoxidschicht 3' umgewandelt wird oder daß ein Teil der wolframhaltigen Schicht 3 nicht oxidiert wird.

Durch eine nachfolgende Wärmebehandlung bei einer Temperatur von etwa 550 bis 1100°C in einer inerten Atmosphäre läßt sich eine Wolframoxidschicht 3' (WO<sub>3</sub>, beispielsweise  $x = 2-3$ ) in einer kristallinen oder gesinterten Phase (beispielsweise Phasen mit einer orthorhombischen oder tetragonalen Symmetrie) erzeugen. Diese Wärmebehandlung kann bereits direkt im Anschluß an die Erzeugung der Wolframoxidschicht 3' erfolgen. Sie kann aber auch erst in einem späteren Prozeßschritt in der Herstellung einer integrierten Schaltung durchgeführt werden.

Der in Fig. 3 gezeigte Schichtstapel ist sehr gut für die Verwendung in einem MOS-Transistor geeignet, da, wie bereits erwähnt, die Siliziumdioxidschicht 2 (Barrierschicht) eine extrem niedrige Trapdichte aufweist. Für ein Speicherdielektrikum ist dies nicht unbedingt erforderlich, so daß für diese Anwendung auf die Siliziumdioxidschicht 2 auch verzichtet werden kann. Der nach der thermischen Oxidation gegebenenfalls noch übrig gebliebenen Teil der wolframreichen Schicht 3 (beispielsweise Wolframnitridd) übernimmt dann die Funktion einer (leitenden) Barrierschicht. Auf diese Weise ist eine sehr große Kapazität mit einer einfachen und kostengünstigen Prozeßführung erzielbar. Ein entsprechender Schichtstapel aus einer leitenden Wolframnitriddschicht 2 (Barrierschicht und unter Elektrode), Wolframoxidschicht 3' und einer leitenden Wolframnitriddschicht 4 (obere Elektrode) auf einem Siliziumsubstrat 1 ist in Fig. 7 gezeigt.

Es folgt die Erzeugung einer leitenden Schicht 4 auf der Wolframoxidschicht 3'. Die sich daraus ergebende Situation ist in Fig. 3 gezeigt. Je nach verwendetem Prozeß kann vor der leitenden Schicht 4 jedoch noch eine weitere Barrierschicht beispielsweise eine Wolframnitriddschicht (nicht gezeigt) abgeschieden werden. Die leitende Schicht 4 bildet beispielsweise die Gateelektrode eines MOS-Transistors und besteht üblicherweise aus dotiertem Polysilizium.

Es folgt eine Phototechnik, bei der die Polysiliziumschicht 4 strukturiert wird, so daß die Gatebahnen 5 erzeugt werden. Die Gatebahnen 5 bilden wiederum eine Maske zur nachfolgenden Ätzung der Wolframoxidschicht 3'. Als Ätzgas wird eine Mischung aus CF<sub>4</sub> und O<sub>2</sub> verwendet. Die Temperatur der Ätzung beträgt etwa 250°C. Dabei wird das Ätzgas durch eine HF-Einkopplung oder eine Mikrowellenanregung zur Bildung eines Plasmas angeregt. Das Verhältnis von CF<sub>4</sub> zu O<sub>2</sub> beträgt etwa 2% zu 98%.

Für die Ätzung selbst ist das frei werdende Fluor und die damit verbunden Reaktion des Wolframoxids mit dem Fluor verantwortlich. Es bilden sich flüchtige Wolfram-Fluor-Verbindungen. Der Sauerstoff übernimmt die Aufgabe als Passivator für das (Poly) Silizium. Durch Sauerstoff bildet sich SiO<sub>2</sub> dessen Bindungsenergie (ohne den Einsatz von zusätzlicher Ionenenergie) zu hoch ist um durch den geringen Fluoranteil signifikant geätzt zu werden. Die Ätzung der Wolframoxidschicht erfolgt daher sehr selektiv zu (Poly)Silizium bzw. zu Siliziumoxid. Die daraus ergebende Situation ist in Fig. 4 gezeigt.

Der Prozeß zur Herstellung des Transistors kann dann gemäß einem Standard-CMOS Verfahren fortgesetzt werden, um den vollständigen Transistor zu erzeugen. Diese Schritte sind an sich bekannt, so daß auf sie nicht weiter eingegangen werden muß.

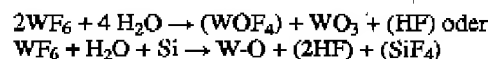
Fig. 5 zeigt einen Ausschnitt eines Siliziumwafers mit ei-

## DE 199 01 210 A 1

7

nem Siliziumsubstrat 1. Der in Fig. 5 gezeigte Zustand eines Siliziumwafers entspricht wiederum dem Zustand, den ein Siliziumwafer in einem Standard-CMOS Prozeß annimmt, nachdem die Wannen der CMOS-Transistoren und die Isolation (nicht gezeigt) der einzelnen Transistoren bereits erzeugt worden sind.

Auf das Siliziumsubstrat 1 wird nachfolgend direkt eine Wolframoxidschicht 3' aufgebracht. Diese Wolframoxidschicht 3' wird durch eine CVD-Verfahren erzeugt. Dazu werden Wolframfluorid und Wasser im gasförmigen Zustand als Precursoren auf die Substratoberfläche geführt:



Dies führt zur Abscheidung einer etwa 2 bis 20 nm dicke Wolframoxidschicht 3'.

Durch eine nachfolgende Wärmebehandlung bei einer Temperatur von etwa 550 bis 1100°C in einer inerten Atmosphäre läßt sich eine Wolframoxidschicht 3' ( $\text{WO}_x$ , beispielsweise  $x = 2-3$ ) in einer kristallinen oder gesinterten Phase (beispielsweise Phasen mit einer orthorhombische oder tetragonalen Symmetrie) erzeugen. Diese Wärmebehandlung kann bereits direkt im Anschluß an die Erzeugung der Wolframoxidschicht 3' erfolgen. Sie kann aber auch erst in einem späteren Prozeßschritt in der Herstellung einer integrierten Schaltung durchgeführt werden. Die sich daraus ergebende Situation ist in Fig. 5 gezeigt.

Es folgt die Erzeugung einer leitenden Schicht auf der Wolframoxidschicht 3'. Je nach verwendetem Prozeß kann vor der leitenden Schicht jedoch noch eine weitere Barrierschicht beispielsweise eine Wolframnitridschicht (nicht gezeigt) abgeschieden werden. Die leitenden Schicht und die Wolframoxidschicht 3' können dann wiederum, wie bereits in Zusammenhang mit Fig. 4 beschrieben strukturiert werden. Die sich daraus ergebende Situation ist in Fig. 6 gezeigt.

## Patentansprüche

1. Halbleiterbauelement mit zumindest einer Schicht aus Wolframoxid (3'), dadurch gekennzeichnet, daß die relative Dielektrizitätskonstante ( $\epsilon_r$ ) der Wolframoxidschicht (3') größer als 50 ist.
2. Halbleiterbauelement nach Anspruch 1, dadurch gekennzeichnet, daß die Wolframoxidschicht (3') als Speicher-, Gate-, Tunnel- oder STI-Liner-Dielektrikum eingesetzt ist.
3. Halbleiterbauelement nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß die relative Dielektrizitätskonstante ( $\epsilon_r$ ) der Wolframoxidschicht (3') größer als 100, insbesondere größer als 150 ist.
4. Halbleiterbauelement nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, daß das Halbleiterbauelement zumindest einen Schichtstapel aus einer wolframhaltige Schicht (3) und einer Wolframoxidschicht (3') aufweist.
5. Halbleiterbauelement nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet, daß das Halbleiterbauelement zumindest einen Schichtstapel aus einer Wolframoxidschicht (3') und zumindest einer Barrierschicht (2) aufweist.
6. Halbleiterbauelement nach Anspruch 4 oder 5, dadurch gekennzeichnet, daß die wolframreiche Schicht (3) aus Wolfram, Wolframsilizid, oder Wolframnitrid gebildet ist.
7. Halbleiterbauelement nach Anspruch 5 oder 6, dadurch gekennzeichnet, daß die Barrierschicht (2) aus

8

Siliziumoxid, Siliziumnitrid, Oxynitrid, Wolframnitrin oder Titanitrid gebildet ist.

8. Verfahren zur Herstellung eines Halbleiterbauelements, das eine Wolframoxidschicht aufweist, mit den Schritten:

- a) eine wolframhaltige Schicht wird bereitgestellt, und
- b) die wolframhaltige Schicht wird in einer sauerstoffhaltigen Atmosphäre thermisch oxidiert, so daß eine Schicht aus Wolframoxid ( $\text{WO}_x$ ) mit einer relativen Dielektrizitätskonstante ( $\epsilon_r$ ) größer als 50 erzeugt wird.

8. Verfahren zur Herstellung eines Halbleiterbauelements, das eine Wolframoxidschicht aufweist, mit den Schritten:

- a) eine wolframhaltige Schicht wird bereitgestellt, und
- b) die wolframhaltige Schicht wird in einer sauerstoffhaltigen Atmosphäre thermisch oxidiert, und
- c) die Schicht aus Wolframoxid wird einer Wärmebehandlung bei einer Temperatur zwischen 550 bis 1100°C, bevorzugt 700 bis 1100°C, unterzogen, so daß eine Schicht aus Wolframoxid ( $\text{WO}_x$ ) mit einer relativen Dielektrizitätskonstante ( $\epsilon_r$ ) größer als 50 erzeugt wird.

9. Verfahren zur Herstellung eines Halbleiterbauelements, das eine Wolframoxidschicht aufweist, mit den Schritten:

- a) eine wolframhaltige Schicht wird bereitgestellt, und
- b) die wolframhaltige Schicht wird in einer sauerstoffhaltigen Atmosphäre thermisch oxidiert, so daß eine Schicht aus Wolframoxid ( $\text{WO}_x$ ) mit einer relativen Dielektrizitätskonstante ( $\epsilon_r$ ) größer als 50 erzeugt wird.

10. Verfahren nach Anspruch 8 oder 9, dadurch gekennzeichnet, daß als wolframhaltige Schicht eine Schicht aus Wolfram, Wolframsilizid oder Wolframnitrin verwendet wird.

11. Verfahren nach einem der Ansprüche 8 bis 10, dadurch gekennzeichnet, daß die wolframhaltige Schicht mit einem CVD-Verfahren oder einem PVD-Verfahren bereitgestellt wird.

12. Verfahren nach einem der Ansprüche 8 bis 11, dadurch gekennzeichnet, daß die wolframhaltige Schicht bei Temperatur von 500 bis 1200°C thermisch oxidiert wird.

13. Verfahren nach einem der Ansprüche 9 bis 11, dadurch gekennzeichnet, daß nach der thermischen Oxidation die Schicht aus Wolframoxid ( $\text{WO}_x$ ) einer Wärmebehandlung bei einer Temperatur zwischen 550 bis 1100°C, bevorzugt 700 bis 1100°C, unterzogen wird.

14. Verfahren nach einem der Ansprüche 9 bis 12, dadurch gekennzeichnet, daß die Wärmebehandlung in einer inerten Atmosphäre durchgeführt wird.

15. Verfahren zur Herstellung eines Halbleiterbauelements, das eine Wolframoxidschicht aufweist, mit den Schritten:

- a) eine Oberfläche des Halbleiterbauelements wird bereitgestellt;
- b) Wolframfluorid und Wasser werden im gasförmigen Zustand auf die Oberfläche geführt, so daß eine Schicht aus Wolframoxid ( $\text{WO}_x$ ) erzeugt wird.

16. Verfahren nach Anspruch 15, dadurch gekennzeichnet, daß die Schicht aus Wolframoxid ( $\text{WO}_x$ ) einer Wärmebehandlung bei einer Temperatur zwischen

## DE 199 01 210 A 1

9

10

550 bis 1100°C, bevorzugt 700 bis 1100°C, unterzogen wird.

17. Verfahren nach Anspruch 16, dadurch gekennzeichnet, daß die Wärmebehandlung in einer inerten Atmosphäre durchgeführt wird.

18. Verfahren zur Herstellung einer strukturierten Wolframoxidschicht mit den Schritten:

a) eine Wolframoxidschicht wird bereitgestellt,

b) auf die Wolframoxidschicht wird eine Maske aufgebracht, und

c) die Wolframoxidschicht wird entsprechend der Maske in einer oxidierenden Atmosphäre bei einer Temperatur größer als 130°C trocken geätzt, wobei die oxidierende Atmosphäre zumindest eine Halogenverbindung, insbesondere CF<sub>4</sub>, aufweist.

19. Verfahren nach Anspruch 18, dadurch gekennzeichnet, daß die Wolframoxidschicht gemäß einem Verfahren nach einem der Ansprüche 8 bis 17 erzeugt wird.

20. Verfahren nach einem der Ansprüche 18 bis 19, dadurch gekennzeichnet, daß die Maske eine Polysiliziummaske ist.

21. Verfahren nach einem der Ansprüche 18 bis 20, dadurch gekennzeichnet, daß die Ätztemperatur zwischen 200°C und 300°C, insbesondere etwa 250°C beträgt.

22. Verfahren nach einem der Ansprüche 18 bis 21, dadurch gekennzeichnet, daß der Anteil der Halogenverbindung in der oxidierenden Atmosphäre zwischen 1 und 10% beträgt.

Hierzu 2 Seite(n) Zeichnungen

35

40

45

50

55

60

65

ZEICHNUNGEN SEITE 1

Nummer:  
Int. Cl.7:  
Offenlegungstag:

DE 199 01 210 A1  
H 01 L 29/78  
27. Juli 2000

FIG 1

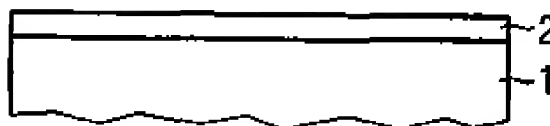


FIG 2

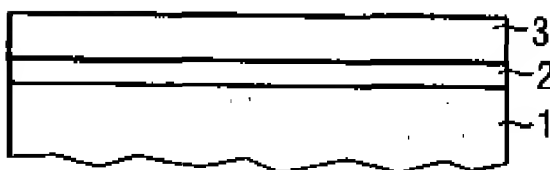
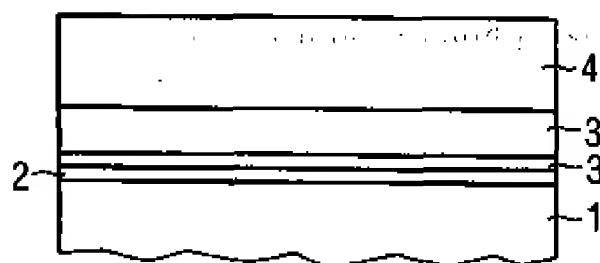


FIG 3



ZEICHNUNGEN SEITE 2

Nummer:  
Int. Cl.7:  
Offenlegungstag:

DE 199 01 210 A1  
H 01 L 29/78  
27. Juli 2000

FIG 4

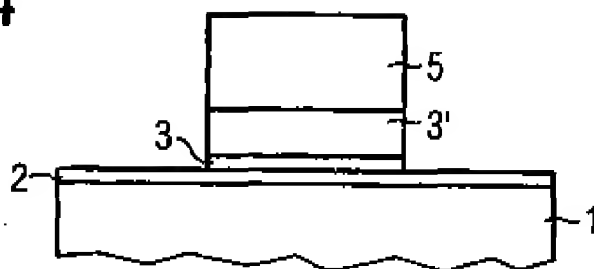


FIG 5

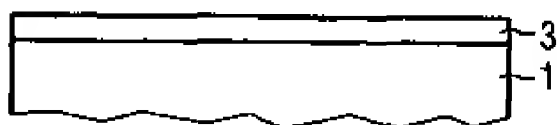


FIG 6

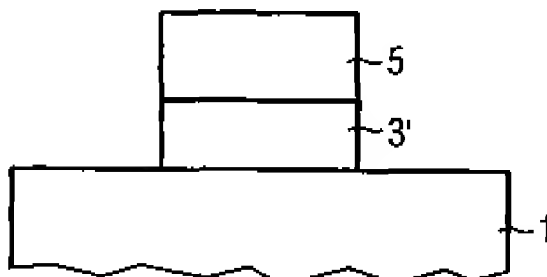


FIG 7

